



2017 年浙江理工大学大学生 电子设计竞赛试题

参赛注意事项

- (1) 5月5日 8:00 竞赛正式开始。本题只能大二参赛对选择；
- (2) 参赛队认真填写《登记表》内容，填写好的《登记表》交赛场巡视员暂时保存。
- (3) 参赛者必须是有正式学籍的全日制在校本，应出示能够证明参赛者学生身份的有效证件（如学生证）随时备查。
- (4) 每队严格限制 3 人，开赛后不得中途更换队员。
- (5) 竞赛期间，可使用各种图书资料和网络资源，但不得在学校指定竞赛场地外进行设计制作，不得以任何方式与他人交流，包括教师在内的非参赛队员必须回避，对违纪参赛队取消评审资格。
- (6) 5月15日 18:00 竞赛结束，上交设计报告、制作实物及《登记表》，由专人封存。

简易数字信号传输性能分析仪 (E 题)

一、任务

设计一个简易数字信号传输性能分析仪，实现数字信号传输性能测试；同时，设计三个低通滤波器和一个伪随机信号发生器用来模拟传输信道。

简易数字信号传输性能分析仪的框图如图 1 所示。图中， V_1 和 $V_{1\text{-clock}}$ 是数字信号发生器产生的数字信号和相应的时钟信号； V_2 是经过滤波器滤波后的输出信号； V_3 是伪随机信号发生器产生的伪随机信号； V_{2a} 是 V_2 信号与经过电容 C 的 V_3 信号之和，作为数字信号分析电路的输入信号； V_4 和 $V_{4\text{-syn}}$ 是数字信号分析电路输出的信号和提取的同步信号。

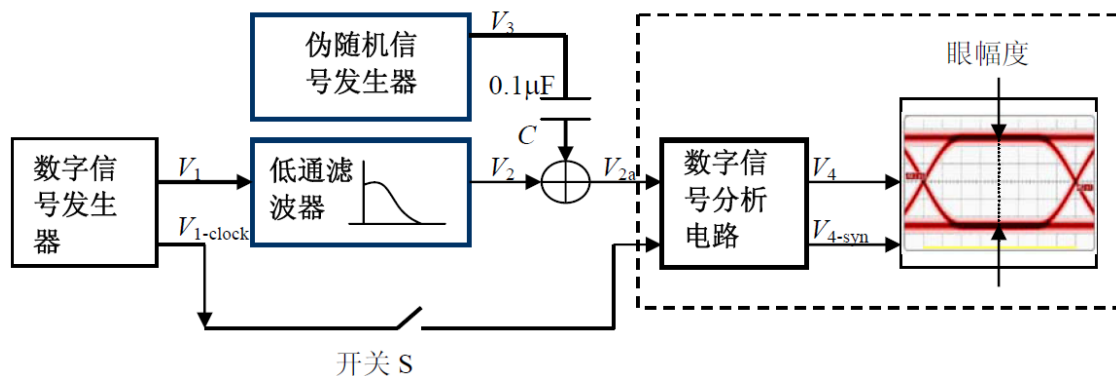


图 1 简易数字信号传输性能分析仪框图

二、要求

1. 基本要求

- (1) 设计并制作一个数字信号发生器：
 - a) 数字信号 V_1 为 $f_1(x) = 1 + x^2 + x^3 + x^4 + x^8$ 的m序列，其时钟信号为 $V_{1\text{-clock}}$ ；
 - b) 数据率为10~100kbps，按10kbps步进可调。数据率误差绝对值不大于1%；
 - c) 输出信号为TTL电平。
- (2) 设计三个低通滤波器，用来模拟传输信道的幅频特性：
 - a) 每个滤波器带外衰减不少于40dB/十倍频程；
 - b) 三个滤波器的截止频率分别为100kHz、200kHz、500kHz，截止频率误差绝对值不大于10%；
 - c) 滤波器的通带增益 A_F 在0.2~4.0范围内可调。
- (3) 设计一个伪随机信号发生器用来模拟信道噪声：
 - a) 伪随机信号 V_3 为 $f_2(x) = 1 + x + x^4 + x^5 + x^{12}$ 的m序列；
 - b) 数据率为10Mbps，误差绝对值不大于1%；
 - c) 输出信号峰峰值为100mV，误差绝对值不大于10%。
- (4) 利用数字信号发生器产生的时钟信号 $V_{1\text{-clock}}$ 进行同步，显示数字信号 V_{2a} 的信号眼图，并测试眼幅度。

2. 发挥部分

- (1) 要求数字信号发生器输出的 V_1 采用曼彻斯特编码。
- (2) 要求数字信号分析电路能从 V_{2a} 中提取同步信号 $V_{4\text{-syn}}$ 并输出；同时，利用所提取的同步信号 $V_{4\text{-syn}}$ 进行同步，正确显示数字信号 V_{2a} 的信号眼图。
- (3) 要求伪随机信号发生器输出信号 V_3 幅度可调， V_3 的峰峰值范围为100mV~TTL电平。
- (4) 改进数字信号分析电路，在尽量低的信噪比下能从 V_{2a} 中提取同步信号 $V_{4\text{-syn}}$ ，并正确显示 V_{2a} 的信号眼图。
- (5) 其他。

三、说明

- 1、在完成基本要求时，数字信号发生器的时钟信号 $V_{1\text{-clock}}$ 送给数字信号分析电路（图1中开关S闭合）；而在完成发挥部分时， $V_{1\text{-clock}}$ 不允许送给数字信号分析电路（开关S断开）。
- 2、要求数字信号发生器和数字信号分析电路各自制作一块电路板。
- 3、要求 V_1 、 $V_{1\text{-clock}}$ 、 V_2 、 V_{2a} 、 V_3 和 $V_{4\text{-syn}}$ 信号预留测试端口。
- 4、基本要求（1）和（3）中的两个m序列，根据所给定的特征多项式 $f(x)$ 和 $g(x)$ ，采用线性移位寄存器发生器来产生。

- 5、基本要求（2）的低通滤波器要求使用模拟电路实现。
- 6、眼图显示可以使用示波器，也可以使用自制的显示装置。
- 7、发挥部分（4）要求的“尽量低的信噪比”，即在保证能正确提取同步信号 V_{4-syn} 前提下，尽量提高伪随机信号 V_3 的峰峰值，使其达到最大，此时数字信号分析电路的输入信号 V_{2a} 信噪比为允许的最低信噪比。

四、评分标准

	项目	主要内容	满分
设计 报告	方案论证	比较与选择 方案描述	2
	理论分析与计算	低通滤波器设计 m序列数字信号 同步信号提取 眼图显示方法	6
	电路与程序设计	系统组成 原理框图与各部分的电路图 系统软件与流程图	6
	测试方案与测试结果	测试结果完整性 测试结果分析	4
	设计报告结构及规范性	摘要 正文结构规范 图表的完整与准确性	2
	总分		20
基本要求	实际制作完成情况		50
发挥 部分	完成第（1）项		8
	完成第（2）项		15
	完成第（3）项		6
	完成第（4）项		16
	其他		5
	总分		50